

デザインガイア 2004

～ VLSI 設計の新しい大地を考える研究会 ～

2004年12月1日(水)～2日(木) 於 北九州国際会議場

電子情報通信学会 VLSI設計技術研究会(VLD) 情報処理学会 システムLSI設計技術研究会(SLDM)
 電子情報通信学会 集積回路研究会(ICD) 情報処理学会 コンピュータアーキテクチャ研究会(ARC)
 電子情報通信学会 ディメンダブルコンピューティング研究会(DC)
 電子情報通信学会 コンピュータシステム研究会(CPSY)
 電子情報通信学会 リコンフィギャラブルシステム研究会(RECONF)

12月1日(水) 特別企画(1F メインホール)

【15:20-16:10】招待講演 「半導体試験・測定システム-平成15年度特許出願技術動向調査-」
 【16:10-17:00】フェロー就任記念講演「VLSI設計自動化技術開発の過去、現在、未来」
 【17:10-18:30】パネルディスカッション「集積技術の将来を語るチップ間/チップ内通信技術」

藤原 敬士 (特許庁特許審査第三部)
 後藤 敏 (早稲田大学)

オーガナイザ・モデレータ
 パネリスト

岩田 穆 (広島大学)
 益 一哉 (東京工業大学)
 深石 宗生 (NEC)
 和田 修 (神戸大学)
 吉川公廣 (広島大学)

【18:50-21:00】懇親会 2Fレストラン「ラ・ブラージュ」

12月1日(水) 13:30-15:10 一般講演(1F,2F,3F会議室11, 21, 32, 33)

13:30-15:10 会場1 RECONF/CPSY 1. Single Data Multiple Processors(SDM)メモリの提案 倉田 肇一・中村 宏(東大) 2. Redefinable (Redefinable ISA Processor) - コア機能の実装に適したSoCプラットフォームの提案 - 首藤真(九州システム情報技術研究所)・橋本孝彦(九大)・松尾拓真(九州システム情報技術研究所)・森江義之(九大)・Lovic Gauthier(fleets)・村上和彰(九大) 3. Vulcan - Redefinableの実装例とそれへのコア機能実装例の紹介 - 橋本孝彦(九大)・首藤真(九州システム情報技術研究所)・森江義之(九大)・Lovic Gauthier(fleets)・村上和彰(九大) 4. Redefinable環境の概要 松尾拓真・首藤真(九州システム情報技術研究所)・橋本孝彦・森江義之(九大)・Lovic Gauthier(fleets)・村上和彰(九大)	13:55-15:10 会場2 VLD/ICD/DC/SLDM 1. 実時間制約下で特化したCANバスモデルの提案とシミュレーションの試作 山口 聖二・伊地知孝仁・谷本 亮夫・中田 明夫・東野 勇夫(阪大) 2. データバス分割に基づく高信頼プロセスの提案とその予備評価 森本 憲夫・永田 真 彦 和男(神大) 松坂 茂治(獨大)・井上 弘士(九大) 3. 専用プロセスの命令セット評価の高効率化手法 増田 理由, 伊藤 和人(埼玉大)	13:55-15:10 会場3 VLD/ICD/DC/SLDM 1. TH-CDMAによる信頼制御を用いたRFIDシステム向けトランスポンダの設計と評価 大野 修治・福水 洋平・永田 真 彦 和男(神大) 2. 非対称な信号遷移を用いた高速論理回路方式 森本 憲夫・永田 真 彦 和男(神大) 3. Cost-effective Technique to Mitigate Soft Errors in Logic Circuits Luong Dinh Hung・Masanori Takada・Yi GE・Shuichi Sakai (Tohoku)	13:55-15:10 会場4 VLD/ICD/DC/SLDM 1. FPGA/CPU混成システムのためのC言語による協調設計環境の実現 田中 康一(佐藤孝倫(九大))・有田 五次郎(九大) 2. リファクタリング技術を活用したHW/SW分割 山崎 亮介, 吉田 紀彦(埼玉大), 横溝 修二(長崎大) 3. 標準協調エミュレーションモデリングインターフェースSCE-MIのFPGAボードへの実装試行 大山 将城, 名野 徹, 近藤 信行, 清水 尚彦(東海大), 星野 民夫(アブリスター)
---	--	--	---

12月2日(木) 9:00-17:50 一般講演(1F,2F,3F会議室11, 21, 32, 33)

9:00-10:40 会場1 RECONF/CPSY 1. パリタレーザを用いた超高速光再生成ゲートアレイ 高野元嗣・渡邊 豪・小林 史典(九大) 2. 超高速再生成ゲートアレイVLSI 志村 誠彦・渡邊 豪・小林 史典(九大) 3. 光再生成ゲートアレイの再生成回路の評価 藤田 大・渡邊 豪・小林 史典(九大) 4. RL2記録装置のSmall World Network化による遅延削減法 阿部 晋也・飯田 全広・末吉 敬則(獨大)	9:00-10:40 会場2 ARC 1. 無線センサネットワークを利用した位置測定システムの構築 藤崎 智之(獨大), 田原 茂樹(獨大), 藤田 聡(獨大) 2. Parallel Branch-and-Bound Scheme for Solving the Winner Determination Problem in Combinatorial Auctions Chen Qiao(Hokkaido Univ.), Masaya Miho(Hokkaido Univ.), Shipeki Tagashira(Hokkaido Univ.), Satoshi Fujita(Hokkaido Univ.) 3. SIS-SimpleColorの実装 藤崎 俊也(獨大), 嶋 敬博(獨大), 田辺 晴貴(獨大), 天野 英典(獨大) 4. オンチップネットワークにおけるロボットの検射 山田 裕(獨大), 安生 健一(獨大), 藤澤 謙敏(獨大), 上嶋 明也(獨大), 天野 英典(獨大)	9:00-10:40 会場3 VLD/ICD/DC/SLDM 1. 充足可能性判定を用いたCMOS論理セルレイアウトの階層的生成手法 飯塚 啓也・吉田 浩彦・池田 誠・浅田 博博(東大) 2. 遅延トランジスタ配列を用いたセル内寄生見張り手法 吉田 浩彦(東大)・Koushik De Vamsi Boppana(Zenasis Technologies)・池田 誠・浅田 博博(東大) 3. 遅延変動を考慮したスタンダードセルライブラリの構築と評価 小暮 千真明, 今井 雅, 近藤 正章, 中村 宏, 南谷 康(東大) 4. システム液量設計のためのシミュレーション抽出手法 内田 好弘(阪大)・谷 真史(神大)・橋本 真直(阪大)・栗山 修治(中央大)・白川 功	9:00-10:40 会場4 VLD/ICD/DC/SLDM 1. 伝送遅延削減Basisからの非同期回路合成について 松本 毅・加藤 学・吉田 浩彦(東大)・米田 友洋(国立情報科学研究所) 2. Force-Directed Scheduling アルゴリズムを用いた非同期データバス回路合成と効率化の検討 菅原 賢(金沢大)・米田 友洋(NII) 3. 非同期パイプライン制御回路の論理合成法 大西 晴三・菅原 裕人・山崎 二(獨大)・岡本 卓郎(岡山大) 4. レジスタ分散型アーキテクチャを対象とするフロアプランを考慮した高位合成手法 田中 真・内田 純平・宮崎 一郎(早大)・戸川 望(北九大)・柳 源政生・大附 辰夫(早大)
10:50-12:30 会場1 RECONF/CPSY 5. PCAにおける部分再構成機能を利用したウェーブレット変換回路の設計 鈴木 晋樹・伊藤 俊之・北道 洋司・黒田 研一(金澤大) 6. 動的リコンフィギュラブルプロセスを用いた IPsec アクセラレータの設計と実装 長谷川 隆平・阿部 昌平(獨大)・安生 健一(獨大)・栗島 亨(NEC)・天野 英典(獨大) 7. 動的再構成可能なマルチスタンダードHDTVコーデック向け可変符号率フィルタ 江沢 真(三菱電機)・黒田 雄樹(金沢大)・小野 どり・岸 裕行(三菱電機)・深田 正典(金沢大)・吉本 康徳(神戸大) 8. CCD直読型DC処理の研究 川見 健介・永本 太一・柴田 裕一・小栗 清(長崎大学)	10:50-12:30 会場2 ARC 5. SKYのマルチスレッドモデルを実現したSMTプロセスにおける物理レイアウトの共有化手法 湯谷 真帆(名古屋大), 小林 良太郎(名古屋大), 安藤 秀樹(名古屋大), 島田 俊夫(名古屋大) 6. MEMS共振を支援するCMPキャッシュコヒーレンスプロトコルの検討 重島 隆志(東大), 田代 大輔(東大), パルリ ニコ デムス(東大), 現在 日本(TI), 坂井 修一(東大) 7. OSCARチップマルチプロセス上でのMPEG2エンコードの並列処理 小島 剛(早稲田大), 中野 啓文(早稲田大), 木村 啓二(早稲田大), 笠原 博徳(早稲田大) 8. 組込みマルチプロセスM32R32700へのOpenMP処理系の実装と評価 堀田 義孝(筑波大), 佐藤 三久(筑波大), 中島 佳宏(筑波大), 小島 好紀(筑波大)	10:50-12:30 会場3 VLD/ICD/DC/SLDM 5. 3D BSG 構造を用いた 3 次元パッキング表現手法 山岸 弘和(静岡大)・二宮 洋(湘南工大)・浅井 秀樹(静岡大) 6. 東データ方式非同期回路における低消費電力ハンドシェイクプロトコルの性能と評価 清水 肇一・阿部 公輝(電通大) 7. Sequence-Quadrupletを用いた動的再構成可能なシステムのための制御資源割当てスケジューリング手法 小平 行秀(東工大)・児玉 純夫・藤吉 邦洋(東工大)・高橋 剛司(東工大) 8. ネットワーク帯域制御におけるチャネル高効率化手法 久保 裕子・宮下 弘・橋谷 洋司(北九大)	10:50-12:30 会場4 VLD/ICD/DC/SLDM 5. 順序回路のタイムシフト抽出のための実用的な方法 樋口 博之(富士通研)・松永 裕介(九大) 6. LUTカスケードにおけるレール出力の符号化法について 永安 伸也・佐藤 勲・松浦 宗真(九大) 7. 不完全な定数出力論理回路を表現するBDDとその応用について 松浦 宗真・佐藤 勲(九大) 8. LUTシミュレーションを用いた順序回路合成アルゴリズム 中原 啓貴・佐藤 勲・松浦 宗真(九大)
13:30-15:10 会場1 CPSY/RECONF 9. 動的リコンフィギュラブルプロセスにおける入出力と演算のパラメータ - 論理とデータ、どちらを動かすか? - 天野 英典(獨大) 10. 動的システム最適化技術SystemMorphoの一実例 - 動的リリースベース・ソフトウェアバイパスの実装 - 藤井 洋輔(九大)・吉田 真(fleets)・村上 和彰(九大) 11. 動的システム最適化技術SystemMorphoの予備性能評価 江島 和仁(九大)・吉松 剛文・曾我 武史(fleets)・村上 和彰(九大) 12. リモート・ロジックアナライザIPのFPGA実装と評価 池田 征司・永田 和生・柴村 英智・久我 弘・末吉 敬則(獨大) 13. ソフトウェア分散共有メモリシステムの選定に関する検討 宮崎 健二・田邊 浩志・多 行・片桐 洋・本多 弘樹・弓増 敬嗣(電通大)	13:30-15:10 会場2 ARC 9. GAL2型構成を用いたクラスタ化システムスカーラにおける低消費電力化の検討 佐々木 広(東大), 近藤 正章(東大), 中村 宏(東大) 10. セキュアプロセスの開発 藤崎 健介(岩手県立大), 曾我 正和(岩手県立大), 斎藤 俊光(岩手県立大) 11. MMPDCLアルゴリズムに基づくコード生成専用プロセス 高木 知隆(北九大), 佐野 健太郎(北九大), 鈴木 健一(東北大), 中村 雄男(北九大) 12. 並列事前実行機構におけるルーパカウンタ評価 津島 公輔(豊橋技術科大), 中島 康彦(京大), 中島 浩(豊橋技術科大) 13. 高速フィルタリングを支援する高機能メモリコントローラ 今井 俊晴(北陸先端大), 田中 清史(北陸先端大), 科技 誠(北陸先端大)	13:30-15:10 会場3 VLD/ICD/DC/SLDM 9. 不揃いなシステム構成による多層論理回路の診断 山本 幸大, 高橋 寛, 堀上 賢信, 高橋 健三(慶應大) 10. 不揃いなシステム構成によるブリッジ故障診断 西山 隆也, 堀上 賢信(慶應大), 山崎 浩二(明大), 高橋 真, 高橋 健三(慶應大) 11. バイパスプロセス自己テストのための命令テンプレート生成 橋本 真也・神戸 和子・井上 美智子・藤原 秀雄(奈良先端大) 12. テスト機能強化を用いたデータバスのテスト容易化設計法 村田 徹・大竹 哲史・藤原 秀雄(奈良先端大) 13. 単一端子変化遅延テストに基づくデータバスのテスト容易化設計 吉川 祐樹・大竹 哲史・井上 美智子・藤原 秀雄(奈良先端大)	13:30-15:10 会場4 VLD/ICD/DC/SLDM 9. Transformation-Based Logic Design for RSFQ Logic Circuits 山下 茂(奈良先端大)・田中 典典・高田 秀志(京大) 10. FFT演算器の最適化実装 矢野 俊也・阿部 公輝(電通大) 11. 算術回路の最適化実装を用いた乗算器モジュールジェネレータの構築 石田 一樹・岡本 尚文・青木 孝文(東北大)・樋口 龍雄(東北工大) 12. 算術演算のための減算ソフトハードウェアアルゴリズムの自動合成 藤原 秀雄・橋本 真直(京大) 13. 並列加算を用いた高速メモリ乗算器の設計 平良 健太郎・高尻 真也・吉田 たけお(筑波大)
15:45-17:50 会場1 RECONF/CPSY 14. Verilog-HDLを用いた4x4行列演算回路の開発 和田 健生(システム情報研究所) 15. 技術者教育のためのFPGA/SFLによるファミコンの実装 坂本 博和・柴田 裕一・小栗 清(長崎大学) 16. 非ラスタ型ディスプレイシステムの研究 中野 宏一・小栗 清・柴田 裕一・永本 太一(長崎大学) 17. プログラマブルリコンフィギュラブル・ロジックの高効率処理への応用 玉五 昭男・斎藤 友彦(静岡理工科大学) 18. リコンフィギュラブルシステムによるオブジェクト駆動型信号処理の評価 若谷 彰良(甲南大学)・森松 京太・藤田 浩(九州大学)	15:45-17:50 会場2 ARC 14. 待機状態ランタイムに対する参照箇所性を考慮した低リーク・キャッシュの性能低下抑制方式 小島 礼子(獨大), 井上 弘士(九州大), 村上 和彰(九州大) 15. キャッシュ・ミスマッチ命令とその特徴解析 堂後 晴博(獨大), 三輪 英樹(九州大), ヴィクトル M. グラール フェイラ, 井上 弘士(九州大), 村上 和彰(九州大) 16. キャッシュ・ミスマッチ命令を考慮したメモリ・システムの高性能化 三輪 英樹(九州大), 堂後 晴博(獨大), ヴィクトル M. グラール フェイラ, 井上 弘士(九州大), 村上 和彰(九州大)	15:45-17:50 会場3 VLD/ICD/DC/SLDM 14. レイアウト情報を用いた高効率エミュレーションの抽出 藤本 雄樹, 田崎 浩之, 樋口 正樹, 角 真直(独大) 15. 並列処理システム最適化における頻りに見逃し率の解析 新井 謙之・橋本 聡・岩崎 一(獨大) 16. バス遅延遅延を考慮可能な順序回路を構成するための状態割り当て法 佐久 真直大・高尻 真也・吉田 たけお(筑波大) 17. 入力クロックからの信号値を正当化する最小キュー抽出 宮崎 益平・永山 弘・藤原 誠司・暁 晴博(九大), レディース ガラ(アイトウ) 18. スキャン駆動型とピンポイントテスト変換によるテスト圧縮 土井 康雄・橋原 誠司・暁 晴博(九大)・Lal L. Krishnendu Chakrabarty (Duke Univ.)	15:45-17:50 会場4 VLD/ICD/DC/SLDM 14. データ符号化によるVLSIにおける低消費電力・高信頼データ伝送手法の検討 小松 聡・藤田 真直(東大) 15. MP3コーデックの消費電力の見直しに関する考察 田宮 龍・高田 憲一・山本 進也(富士通研) 16. Self-Timed Out-Of-Orderの待ち時間最適化によるリーク電流削減手法 樋口 昭彦・小林 和樹・小野 寺秀俊(東大) 17. OPDM環境におけるFFTの低消費電力化技術 梶見 幸祐・ライ クウォイク・ビノ 徳永 将之・安浦 真人(九大) 18. デジタル無線通信用ベースバンド処理における低消費電力エネルギー化技術 梶見 幸祐・真島 優樹・山本 真直・安浦 真人(九大)