

	関之尾	霧島	雲海
午 前		<p>10:00-11:40 異種デバイス集積化/高密度実装技術 (1) 座長 益一哉 (東工大)</p> <p>1. [招待講演] MEMS/CMOS 集積化技術の過去・現在・未来 ~ デバイス技術と設計技術の変遷 ~ 高尾英邦 (香川大)</p> <p>2. [招待講演] 異種材料・機能のマイクロ接合技術 浅野種正 (九大)</p>	<p>09:00-10:15 セキュリティ 座長 齋藤 寛 (会津大)</p> <p>1. [P1] TDC を用いた RG-DTM PUF の検討 村山貴彦・汐崎 充・古橋康太・藤野 毅 (立命館大)</p> <p>2. [P2] スキャンシグネチャを用いた Triple DES に対するスキャンベース攻撃手法 小寺博和・柳澤政生・戸川 望 (早大)</p> <p>3. シフトレジスタ準等価な回路を用いたセキュアでテスト容易なスキャン設計について 藤原克哉 (秋田大)・藤原秀雄 (阪学院大)・玉本英夫 (秋田大)</p> <p>10:30-11:45 アーキテクチャと評価 座長 尼崎太樹 (熊本大)</p> <p>1. [P3] 90nm プロセス商用 FPGA にマッピングしたリングオシレータの発振周波数の劣化評価 石井翔平・小林和淑 (京都工繊大)</p> <p>2. システム LSI の消費エネルギー見積もりの高精度化に関する検討 王 翔 (九大)・吉松則文 (九州先端科学技研)・村上和彰 (九大)</p> <p>3. 超高速応答を実現するハードウェア割り込み処理機構 丸山修孝 (カーネロンシリコン)・石原 亨 (京大)・高田広章 (名大)・安浦寛人 (九大)</p>
午 後	<p>13:20-15:20 デザインコンテスト 座長 天野英晴 (慶応大) (RECONF 研主催)</p> <p>15:40-16:55 最適化技術・高信頼化技術 座長 山口佳樹 (筑波大)</p> <p>1. ヘテロジニアス MDD for ECFN マシンの消費電力遅延時間積に関する一考察 中原啓貴 (鹿児島大)・笹尾 勤・松浦宗寛 (九工大)</p> <p>2. [P4] 二重冗長ソフトコアプロセッサにおけるソフトエラーの高速復旧技術 一ノ宮佳裕・藤野 誠・尼崎太樹・飯田全広・久我守弘・末吉敏則 (熊本大)</p> <p>3. [P5] 光再構成型ゲートアレイの再構成速度調整手法 余座貴志・渡邊 実 (静岡大)</p>	<p>13:00-15:30 異種デバイス集積化/高密度実装技術 (2) 座長 益一哉 (東工大)</p> <p>1. [招待講演] MEMS Microwave Tunabl Filters on High-K LTCC - Featuring Low Insertion Loss and Small Sized - Fumihiko Nakazawa・Xiaoyu Mi・Osamu Toyoda・Satoshi Ueda (Fujitsu Lab.)</p> <p>2. [招待講演] CMOS 混載 RF-MEMS 可変容量 杉崎吉昭・池橋民雄・山崎宏明・齋藤友博・小川悦治・下岡義明・柴田英毅 (東芝)</p> <p>3. セグメント分割伝送線を用いた PCB 分岐配線上の高速信号波形整形 栗原佑輔・秋田翔平・島田弘基・安達拓也・石嶋秀敏 (筑波大)・吉原郁夫 (宮崎大)・安永守利 (筑波大)</p> <p>4. SystemC トランザクションレベルモデルのシミュレーション高速化に関する検討 古川 潤 (九大)・吉松則文 (九州先端科学技研)・村上和彰 (九大)</p> <p>15:30-17:00 パネル討論 「LSI と高密度実装技術から見た異種機能集積技術への期待と課題」 オーガナイザ: 益一哉 (東工大) パネリスト: 高尾 英邦 (香川大) 浅野 種正 (九大) 中沢 文彦 (富士通) 杉崎 吉昭 (東芝) 友景 肇 (福岡大)</p>	<p>13:00-14:15 ディベンダブル技術 座長 難波 一輝 (千葉大)</p> <p>1. 故障検出機能を有する 2 色符号とその非同期双方向リンクへの応用 松本 敦 (東北大)・鬼沢直哉 (マギル大)・羽生貴弘 (東北大)</p> <p>2. [P6] 冗長/非冗長化 FF による耐ソフトエラー多重化プロセッサの性能評価 岡田翔伍・増田政基 (京都工繊大)・姚 駿・嶋田 創 (奈良先端大)・小林和淑 (京都工繊大)</p> <p>3. A Dynamically Configurable NoC Test Access Mechanism Takieddine Sbiai・Kazuteru Namba・Hideo Ito (Chiba Univ.)</p> <p>14:20-15:35 配置配線 座長 小平行秀 (会津大)</p> <p>1. [P7] システムオンガラス液晶ディスプレイの入力信号配線幅設計に関する一考察 水津太一・築山修治 (中大)</p> <p>2. [P8] 凸型ブロックに対する解析的配置手法 五反田明了・鎌農雅友・高島康裕 (北九州市大)</p> <p>3. [P9] ブロック反復法による電源回路網解析の高速化 森下拓海・筒井 弘・越智裕之・佐藤高史 (京大)</p> <p>15:40-16:55 回路解析 座長 瀬戸 謙修 (東京都市大)</p> <p>1. [P10] ゼロ分散推定重点的サンプリングを用いたランダムウォークによる線形回路の過渡解析 宮川哲朗・筒井 弘・越智裕之・佐藤高史 (京大)</p> <p>2. [P11] 省面積抵抗ストリング DAC と閉ループ・オフセット検出を用いた CMOS オペアンプのオフセット校正 森本浩之・後藤弘明 (九工大)・藤原 宗 (新日本無線)・中村和之 (九工大)</p> <p>3. [P12] ランダムテレグラフノイズモデル化のためのパラメータ推定法の検討 粟野皓光・清水裕史・筒井 弘・越智裕之・佐藤高史 (京大)</p>

	関之尾	霧島	高千穂	雲海
午前	<p><b>09:00-10:40 システムレベル設計 座長 吉田 浩章 (東大)</b></p> <p>1. [P13] システムレベル通信モデルにおける FIFO ベース通信チャネルの効率化機構と自動合成 湊 雅登・安藤友樹・柴田誠也(名大)・木下智雄(ソリトンシステムズ)・本田晋也・高田広章(名大)</p> <p>2. [P14] スクラッチパッドメモリの実行時管理機能を有するリアルタイム OS の実装および評価 高瀬英希・高田広章(名大)</p> <p>3. [P15] 外側ループシフトを使用した高位合成向け自動ループ融合 加藤勇太・瀬戸謙修・丸泉琢也(東京都市大)</p> <p>4. [P16] 高位合成に最適化されたコデザイン手法 ~ Android プラットフォームへの適用 ~ 伊藤仁貴・田中清史(北陸先端大)</p>	<p><b>09:00-10:40 異種デバイス集積化/高密度実装技術 (3) 座長 山田浩 (東芝)</b></p> <p>1. [招待講演] 部品内蔵基板設計用の 3 次元データフォーマット開発 友景 肇(福岡大)・川瀬英路(ケイレックス・テクノロジー)</p> <p>2. [招待講演] LSI パッケージ用高密度配線技術 谷 元昭・佐々木伸也(富士通研)・上西啓介(阪大)</p>	<p><b>09:00-10:40 リコンフィギャラブル応用 座長 渡邊誠也 (岡山大)</b></p> <p>1. DTFM 信号除去システムの FPGA 実現 後藤卓弥・傘 昊・堀田正生(東京都市大)・馬場佳宏・斎藤浩克・小屋原寿明(ナカヨ)</p> <p>2. FaSTAR の FPGA 実装における Out-Of-Order 機構の実装と評価 赤嶺公之・田舎方健太(慶大)・長名保範(琉球大)・藤田直行(JAXA)・天野英晴(慶大)</p> <p>3. FPGA を用いたアクセラレーションシステムにおけるデータパス分類用優良類似度の考察 小川 ゆい(長崎大)・長名保範(琉球大)・吉見真聡(同志社大)・舟橋 啓・広井賀子・天野英晴(慶大)・柴田裕一郎・小栗 清(長崎大)</p> <p>4. 2 枚の FPGA ボードと PC を使用した UAV 搭載 CP-SAR 画像処理システム 大石航志・難波一輝・伊藤秀男・ヨサファット テトオコ スリスマンティヨ(千葉大)</p>	<p><b>09:00-10:40 テスト設計 1 座長 宮瀬紘平 (九工大)</b></p> <p>1. [P17] テスト設計選択のための LSI 設計製造コストモデル 志水 昂・岩垣 剛・市原英行・井上智生(広島市大)</p> <p>2. スキャンチェーンの再構成による千葉大スキャンテストデータ圧縮効率向上手法 赤川慎人・難波一輝・伊藤秀男(千葉大)</p> <p>3. BAST におけるテストデータ量を削減するためのスキャンチェーンの接続法 陳 贊・細川利典(日大)・吉村正義(九大)</p> <p>4. テストデータ量削減のための反転信号シフト型 BAST 構成とテストパターン生成法 岡田靖彦・四柳浩之・橋爪正樹(徳島大)</p>
				<p><b>11:00-11:50 フェロー記念講演 座長 天野英晴 (慶應大)</b></p> <p>1. [フェロー記念講演] 安全・安心社会と電子情報技術 ~ 何をどうやって守るか ~ 坂井修一(東大)</p>
午後	<p><b>13:00-15:05 設計手法および一般 座長 森岡澄夫 (NEC)</b></p> <p>1. [P18] プログラミング言語 Java の FPGA 向け高位合成言語としての利用の検討 三好健文(電通大)・船田悟史(e-trees)</p> <p>2. [P19] 大規模演算器アクセラレータのための複数 FPGA 連結手法 森高晃大・下岡俊介・吉村和浩・姚 駿・中田 尚・中島康彦(奈良先端大)</p> <p>3. 可変パイプライン段数アーキテクチャへのパワーゲーティング適用による低消費エネルギー効果の評価 田中将輝・佐々木敬泰・中林智之・大野和彦・近藤利夫(三重大)</p> <p>4. [P20] 暗号処理用 LSI に組み込まれたハードウェアトロイに関する研究 熊木武志・望月陽平・藤野 毅(立命館大)</p> <p>5. [P21] PTaaS (Platform for Tool as a Service) ~ クラウドサービスを通じて開発ツールを提供する ~ 神戸隆行(QTS)・守山朋弘・吉松則文(九州先端科学技研)・村上和彰(九大)</p>	<p><b>13:00-15:05 微細化対応技術 座長 小野澤晃 (NTT)</b></p> <p>1. [P22] 超微細化を実現する側壁ダブルパターニングのためのレイアウト設計手法 児玉親亮・中山幸一・小谷敏也・野嶋茂樹・三本木省次・宮本晋示(東芝)</p> <p>2. 整数線形計画問題に基づいたネットワークオンチップにおけるフォールトトレランスのためのタスクの多重割り当て手法 齋藤 寛(会津大)・米田友洋(NII)・中村祐一(NEC)</p> <p>3. 論理合成・検証の研究開発用インフラストラクチャ Ymtools の開発 松永裕介(九大)</p> <p>4. A Basic Study on Timing-Test Scheduling for Post-Silicon Skew Tuning Mineo Kaneko (JAIST)</p> <p>5. C ソースコード可視化技術を用いたハードウェア開発 松田昭信・馬場伸一・高本博文(Q's Forum)</p>	<p>ポスター準備</p>	<p><b>13:00-15:30 異種デバイス集積化/高密度実装技術 (4) 座長 吉本雅彦 (神戸大)</b></p> <p>1. [招待講演] 次世代 LSI プロセス・材料開発に活きる超精密製造・計測技術開発 ~ 光技術と精密機械技術の協働による次世代原子スケール生産技術開拓 ~ 久保田 弘・宗 勇樹・松川誠也(熊本大)・小坂光二・京谷忠幸(PMT)</p> <p>2. [招待講演] 集積化 CMOS-MEMS 技術とその応用 森村浩季・島村俊重・桑原 啓・小野一善(NTT)・町田克之(NTT-AT)</p> <p>3. [P23] 演算器アレイ型アクセラレータの実装とその分析 齊藤光俊・下岡俊介・吉村和浩・姚 駿・中田 尚・中島康彦(奈良先端大)</p> <p>4. [P24] NBTI 回復現象を利用したマルチコア LSI の自己特性補償法 松本高士・牧野紘明(京大)・小林和淑(京都工繊大)・小野寺秀俊(京大)</p>
			<p><b>15:30-16:50 ポスターセッション 担当研専 CPM/ICD</b></p>	
夜	<p><b>17:00-18:00 基調講演 座長 宇佐美公良 (芝浦工大)</b></p> <p>1. [基調講演] リソグラフィの歴史と今後の展望 野嶋茂樹(東芝)</p>			
			<p>18:30-20:30 懇親会</p>	

	関之尾	霧島	高千穂	雲海
午  前	<p>09:00-09:50 招待講演 座長 宇佐美公良 (芝浦工大)</p> <p>1. [招待講演] 超低電圧サブスレショルド回路設計 橋本昌宜 (阪大)</p> <p>10:05-11:45 テスト設計 2 座長 岩垣 剛 (広島市大)</p> <p>1. マルチサイクルテスト構造を用いたキャプチャ電力の低減 山口久登・松園 誠・宮瀬紘平・佐藤康夫・梶原誠司 (九工大)</p> <p>2. TDC を組み込んだ遅延故障検査用テスト容易化設計について 橋本浩之・四柳浩之・橋爪正樹 (徳島大)</p> <p>3. VLSI の製造バラつきと経年劣化を考慮したアダプティブフィールドテストにおけるパス選択法に関する考察 柏崎智史・細川利典 (日大)・吉村正義 (九大)</p> <p>4. 組込み自己テストにおける温度均一化制御 村田絵理 (奈良先端大)・大竹哲史 (大分大)・中島康彦 (奈良先端大)</p>	<p>10:05-11:45 実装技術と低消費電力化 座長 小松聡 (東大)</p> <p>1. PCB 一層配線における集合対間配線のフローを用いた配線長差削減アルゴリズム 山本祐作・高橋篤司 (阪大)</p> <p>2. An Improved Simulated Annealing for 3D Packing with Sequence Triple and Quintuple Representations Yiqiang Sheng (Tokyo Tech)・Atsushi Takahashi (Osaka Univ.)・Shuichi Ueno (Tokyo Tech)</p> <p>3. 制御回路共有化に基づく非同期細粒度パワーゲーティング手法とその応用 河野宇朗 (東北大)・鬼沢直哉 (マギル大)・松本 敦・羽生貴弘 (東北大)</p> <p>4. トランジエントグリッチエネルギーを低減するパワーゲーティングの回路方式の検討 太田雄也・工藤 優・宇佐美公良 (芝浦工大)</p>	<p>09:00-11:20 理論とアルゴリズム 座長 三好健文 (電通大)</p> <p>1. GPU を用いた 3 次元 Smith-Waterman 法の高速度化手法の提案 須戸里織・吉見真聡・三木光範 (同志社大)</p> <p>2. 優先度逆転問題を軽減する優先度付きオンチップネットワークルータ 笹川雄二郎・松谷宏紀・山崎信行 (慶大)</p> <p>(再開)</p> <p>3. 二重化を用いた演算器アレイにおける故障箇所特定手法 狭間洋平・姚 駿・中田 尚・中島康彦 (奈良先端大)</p> <p>4. [P25] 参照密度関数に基づく参照局所性の形式的な定義及び定量的評価の検討 福地浩志 (九大)・神戸隆行 (QTS)・村上和彰 (九大)</p> <p>5. 密結合メモリを利用したリアルタイムタスクの実行時間変動の抑制 請園智玲・劉 遠哲・田中清史 (北陸先端大)</p>	<p>09:00-11:45 高速デジタル LSI 回路技術 座長 山村毅 (富士通研)</p> <p>1. 3 次元積層型浮動小数点乗算器の回路分割手法に関する研究 川合一茂・多田十兵衛 (山形大)・江川隆輔・小林広明 (東北大)・後藤源助 (山形大)</p> <p>2. デジタル LSI におけるオンチップ・オンボード電源雑音の評価・協調解析手法 吉川薫平・佐々木悠太 (神戸大)・市川浩司 (デンソー)・齊藤義行 (パナソニック)・永田 真 (神戸大/CREST,JST)</p> <p>(再開)</p> <p>3. 6 万語彙実時間連続音声認識のための 40nm,144mW 音声認識専用プロセッサの開発 菅原隆伸・何 光霽・藤永剛史・宮本優貴・野口紘希・和泉慎太郎・川口 博・吉本雅彦 (神戸大)</p> <p>4. オンチップ診断機構と DPI を用いた SRAM コアのイミュニティ評価 澤田卓也・利川 托・吉川薫平 (神戸大)・高田英裕・新居浩二 (ルネサスエレクトロニクス)・永田 真 (神戸大)</p> <p>5. 22-Gb/s かつ 33-mega-frame/s 以上のスループットを有するブリッジ回路を搭載する 10G-EPON/GE-PON 共用型 OLT-LSI 大輝晶子・川村智明・首藤啓樹・浦野正美・中西 衛・柴田随道 (NTT)</p> <p>6. グリーンな次世代光アクセスを実現する 10G-EPON 用 OLT/ONU LSI 川村智明・大輝晶子・安田禎之・宮崎昭彦・川合健治・草場 律・中西 衛・浦野正美・柴田随道 (NTT)</p>

## 連絡事項

- ポスター発表者は、11/29 の 13:00-15:30 の間にポスターの準備をして下さい。また終了後、すぐに撤収して下さい。ポスターの詳しい展示要領は、[VLD 研究会のホームページ](#)を御覧下さい。
- 懇親会内で、ポスターの表彰式を行いますので、ポスター発表者はできるだけ懇親会に参加して下さい。
- 会場に宿泊することも可能です。詳しくは、[ニューウェルシティ宮崎のホームページ](#)を御覧下さい。
- 懇親会は、11/29 の 18:30 より、会場内で行います。11/21 までのお得な事前申し込み料金を設けておりますので、[VLD 研究会のホームページ](#)をご覧の上、お申し込み下さい。11/28 以降は受付でお申し込み下さい。