

デザインガイア 2009

2009 年 12 月 2 日(水) ～ 12 月 4 日(金) 於 高知市文化プラザ

電子情報通信学会 VLSI 設計技術研究会(VLD)
 電子情報通信学会 ディペンダブルコンピューティング研究会(DC)
 電子情報通信学会 コンピュータシステム研究会(CPSY)
 電子情報通信学会 リコンフィギャラブルシステム研究会(RECONF)

情報処理学会 システム LSI 設計技術研究会(SLDM)
 電子情報通信学会 電子部品・材料研究会(CPM)
 電子情報通信学会 集積回路研究会(ICD)

12 月 2 日(水)

【9 階 特別学習室】	【2 階 小ホール】
	10:20～11:40 CPM/ICD: 集積回路技術 座長: 鈴木 弘明 (ルネサス) 1. 入出力間規則性予見方式による回路設計法 ○佐藤 仁・中村次男・笠原 宏・冬爪成人(東京電機大) 2. GALS システムにおける非同期バスの FPGA による実装 ○堀 武宏・中村次男・笠原 宏(東京電機大) 3. tailbiting BIP を用いた WiMAX ターボデコーダ ○新井宏明・宮本直人・小谷光司(東北大)・藤沢久典(富士通研)・伊藤隆司(東北大) 4. CMOS デジタル LSI における電源雑音評価のためのリファレンス回路 ○松野哲郎・小坂大輔(神戸大)・永田 真(神戸大/JST-CREST)
13:25～15:05 VLD/DC/SLDM: 高位・論理設計 座長: 戸川 望 (早大)	13:15～17:00 CPM/ICD: EMC 回路設計とシステム LSI の実装設計(1); パネルディスカッション コーディネータ: 大坂 英樹 (日立)
1. 回路モジュールの再利用を考慮した RTL 電力シミュレータの構成と評価 ○森川敏雄, 川内裕文, 谷ロー徹, 福井正博(立命館大学) 2. 順序回路に対する RTL 電力マクロモデル化の一手法 ○村島良平, 谷ロー徹, 福井正博(立命館大学) 3. 高位合成の完全 ILP 記述に基づくマルチプレクサの最小化 ○井上恵介・金子峰雄(北陸先端大) 4. 条件依存処理の実行確率を考慮した消費電力削減および二重電源電圧への応用 ○伊藤和人・金 玄俊(埼玉大) 5. LSI のデータ通信消費電力を削減するリソースバインディング手法 ○世渡秀和・高田俊輔・伊藤和人(埼玉大)	1. 【招待講演】 チップ・パッケージ・ボード協調設計のための PI/SI/EMI ○浅井秀樹(静岡大) 2. 【招待講演】 最新半導体デバイスの環境中性子線エラー ～ デザインルール 22nm へのインパクトと対策～ ○伊部英史・新保健一・谷口 斉・鳥羽忠信(日立) 3. 【招待講演】 容量内蔵インタポーザによる LSI のノイズ特性向上技術 ○齊藤義行・高橋英治・佐々木智江(パナソニック)・菅谷康博(PED) 4. 【招待講演】 GHz帯におけるEMC実装設計 ○原田高志・小林直樹・森下 健・石田尚志(NEC) 5. 【パネル討論】 EMC 回路設計とシステム LSI の実装設計 ～ 実装サイドからチップ設計への提言～ ○大坂英樹(日立)・齊藤義行(パナソニック)・浅井秀樹(静岡大)・伊部英史(日立)・原田高志(NEC)・高橋成正(日本 IBM)
15:20～16:40 VLD/DC/SLDM: システム設計 座長: 山田 晃久 (シャープ)	
1. タイミングを考慮したハードウェア/ソフトウェア分割手法の評価 ○松永惇弥・村岡道明(高知大) 2. 組み込みアプリケーションを対象とした 2 階層ユニファイドキャッシュのシミュレーション手法 ○小林優太・戸川 望・柳澤政生・大附辰夫(早大) 3. 2 階層キャッシュメモリにおけるシミュレーションベースのバス幅最適化手法 ○渡辺信太・戸川 望・柳澤政生・大附辰夫(早大) 4. 第一階述語論理のサブクラスに対する近似的モデル検査アルゴリズム ○増田和也, 浜口清治, 柏原敏伸(阪大)	

12月3日(木)

【9 階 特別学習室】		【2 階 小ホール】	【11 階 大講義室】
10:00～11:35 GPM/ICD: EMC 回路設計とシステム LSI の実装設計(2) 座長: 原田 高志 (NEC)		10:00～11:40 VLD/DC/SLDM: ディペンダブル設計 座長: 吉田 浩章 (東大)	10:20～11:40 CPSY: 高性能コンピュータシステム I 座長: 三木 良雄 (日立)
1. 情報システム装置の中性子照射試験とフィールドエラーとの相関 ○新保健一・鳥羽忠信・伊部英史・西井浩士(日立) 2. 電源系ターゲット・インピーダンスとパッケージ・デザインの考察 ○高橋成正・小坂善幸・石井正俊(日本 IBM)・城下 誠(京セラ SLC) 3. セグメント分割伝送線の波形整形能力の評価 ○島内優希・中山廣士・山口佳樹・相部範之(筑波大)・吉原郁夫(宮崎大)・安永守利(筑波大) 4. 【招待講演】高速 LSI と基板の信号伝送系実装設計における課題と考察 ○斎藤成一・山岸圭太郎(三菱電機)		1. 回路分割に基づく順序回路のソフトエラー耐性の近似評価手法 ○赤峰悠介・吉村正義・松永裕介(九大) 2. ソフトエラー検出機能を有する BiLBO レジスタ ○菅澤正弘・難波一輝・伊藤秀男(千葉大) 3. プロセス二重化とプロセス対交換によるチップマルチプロセスの高信頼化手法 ○長井智英・今井 雅・南谷 崇(東大) 4. スキャンベース攻撃とその防御法に対する定量的なセキュリティ評価 ○伊藤侑磨・吉村正義・安浦寛人(九大) 5. 重点的サンプリングにおける平均値移動量の決定手法とその SRAM 歩留り解析への適用 ○伊達貴徳(東工大)・萩原汐(東工大)・益一哉(東工大)・佐藤高史(京大)	1. Smith-Waterman アルゴリズムにおける GPU を用いた実装方法の一提案 ○土肥慶亮(長崎大)・Ling Cheng(エディンバラ大)・濱田 剛・柴田裕一郎・小栗 清(長崎大)・Khaled Benkrid(エディンバラ大) 2. 高性能かつ低消費電力を実現する可変レベルキャッシュのモード切替アルゴリズムの改良と評価 ○松原伸幸(三重大)・恩賀琢也(中部電力)・佐々木敬泰・大野和彦・近藤利夫(三重大) 3. 可変パイプライン段数プロセッサのためのメモリアクセスに着目した細粒度なモード切換えコントローラ ○野村和正・佐々木敬泰・大野和彦・近藤利夫(三重大) 4. 2 バス限定投機方式を実現するマルチコアプロセッサ PALS の提案 ○十鳥弘泰・大津金光・横田隆史・馬場敬信(宇都宮大)
13:25～15:05 RECONF: 回路構築手法・光再構成デバイス 座長: 泉 知諭 (立命館大)		13:25～15:05 VLD/DC/SLDM: テスト I 座長: 吉村 正義 (九大)	
1. SRAM 型 FPGA の部分再構成によるエラー訂正手法の一検討 ○甲斐統貴・堤 喜章・尼崎太樹・久我守弘・末吉敏則(熊本大) 2. MEMS を用いた反転・非反転ダイナミック光再構成型ゲートアレイ ○瀬戸大作・渡邊 実(静岡大) 3. 宇宙放射線に対して高い耐性をもつ光バッファリング手法 ○中島真央・渡邊 実(静岡大) 4. PCA における圧力の概念を用いた回路増殖法の評価 ○荒木裕太・柴田裕一郎・濱田 剛・正田備也・小栗 清(長崎大) 5. スケーラブル FPGA システムにおけるハードウェア拡張プロトコル ○中條拓伯・坂本龍一・三輪 忍(東京農工大)		1. DEF データの視覚化による故障箇所候補の特定 ○岸 和敬・眞田 克(高知工科大) 2. テスト容易性と救済可能性を考慮した歩留まりモデルに関する考察 ○天野雄二郎・吉川祐樹・市原英行・井上智生(広島市大) 3. 信号値遷移削減のためのドントケア判定率の最適化に関する研究 ○別府 敏・宮瀬紘平・大和勇太・温 暁青・梶原誠司(九工大) 4. 値注入学習法による階層型ニューラルネットワークの耐故障化 ○西村和洋・堀田忠義(職能開発大)・高浪五男 5. テスト不良原因解析用エキスパートシステム技術の研究開発について ○武田敏秀(福岡県産業・科学技術振興財団)・温 暁青(九工大)・井上俊介(福岡県産業・科学技術振興財団)・大野国弘(株式会社なうデータ研究所)	
15:20～16:20 RECONF: セキュリティ応用 座長: 渡邊 誠也 (岡山大)		15:20～16:20 VLD/DC/SLDM: 設計事例 座長: 齋藤 寛 (会津大)	
1. 並列ふるい法と MPU を用いたウイルス検出エンジンについて ○中原啓貴・笹尾 勤・松浦宗寛(九工大)・川村嘉郁(ルネサステクノロジ) 2. サイドチャネル攻撃対策手法の評価環境の構築 片下敏宏(産総研)・○堀 洋平(中大)・佐藤 証(産総研) 3. FPGA 実装されたストリーム暗号 CryptMT の評価 ○山田菜穂子(慶大)・櫻井敦規・岩井啓祐・黒川恭一(防衛大)・天野英晴(慶大)		1. プログラマブル光再構成型ゲートアレイのホログラム窓の影響解析 ○久保田慎也・渡邊 実(静岡大) 2. 電流モード型 DC-DC コンバータ用小型適応型スローブ補償回路 ○柴田公男・範 公可(電通大) 3. ハイブリッド型 CMOS 論理構成の 4-2 加算器による乗算器のグリッチ削減 ○小暮 武・藤岡達也・雫 謙・廣瀬哲也・黒木修隆・沼昌宏(神戸大)	
16:30～18:00 【7 階 第 1 展示室】ポスターセッション			
1. 高位合成の完全 ILP 記述に基づくマルチプレクサの最小化 ○井上恵介・金子峰雄(北陸先端大) 2. 組み込みアプリケーションを対象とした 2 階層ユニファイドキャッシュのシミュレーション手法 ○小林優太・戸川 望・柳澤政生・大附辰夫(早大) 3. 2 階層キャッシュメモリにおけるシミュレーションベースのバス幅最適化手法 ○渡辺信太・戸川 望・柳澤政生・大附辰夫(早大) 4. プログラマブル光再構成型ゲートアレイのホログラム窓の影響解析 ○久保田慎也・渡邊 実(静岡大) 5. プロセス二重化とプロセス対交換によるチップマルチプロセスの高信頼化手法 ○長井智英・今井 雅・南谷 崇(東大) 6. DEF データの視覚化による故障箇所候補の特定 ○岸 和敬・眞田 克(高知工科大) 7. テスト容易性と救済可能性を考慮した歩留まりモデルに関する考察 ○天野雄二郎・吉川祐樹・市原英行・井上智生(広島市大) 8. 信号値遷移削減のためのドントケア判定率の最適化に関する研究 ○別府 敏・宮瀬紘平・大和勇太・温 暁青・梶原誠司(九工大) 9. 第一階述語論理のサブクラスに対する近似的モデル検査アルゴリズム ○増田和也・浜口清治・柏原敏伸(阪大) 10. SRAM 型 FPGA の部分再構成によるエラー訂正手法の一検討 ○甲斐統貴・堤 喜章・尼崎太樹・久我守弘・末吉敏則(熊本大)		11. MEMS を用いた反転・非反転ダイナミック光再構成型ゲートアレイ ○瀬戸大作・渡邊 実(静岡大) 12. 宇宙放射線に対して高い耐性をもつ光バッファリング手法 ○中島真央・渡邊 実(静岡大) 13. PCA における圧力の概念を用いた回路増殖法の評価 ○荒木裕太・柴田裕一郎・濱田 剛・正田備也・小栗 清(長崎大) 14. スケーラブル FPGA システムにおけるハードウェア拡張プロトコル ○中條拓伯・坂本龍一・三輪 忍(東京農工大) 15. 並列ふるい法と MPU を用いたウイルス検出エンジンについて ○中原啓貴・笹尾 勤・松浦宗寛(九工大)・川村嘉郁(ルネサステクノロジ) 16. サイドチャネル攻撃対策手法の評価環境の構築 片下敏宏(産総研)・○堀 洋平(中大)・佐藤 証(産総研) 17. CMOS デジタル LSI における電源雑音評価のためのリファレンス回路 ○松野哲郎・小坂大輔(神戸大)・永田 真(神戸大/JST-CREST) 18. 電源系ターゲット・インピーダンスとパッケージ・デザインの考察 ○高橋成正・小坂善幸・石井正俊(日本 IBM)・城下 誠(京セラ SLC) 19. Smith-Waterman アルゴリズムにおける GPU を用いた実装方法の一提案 ○土肥慶亮(長崎大)・Ling Cheng(エディンバラ大)・濱田 剛・柴田裕一郎・小栗 清(長崎大)・Khaled Benkrid(エディンバラ大)	
18:30～20:30 【ホテル日航高知 旭ロイヤル】懇親会			

12月4日(金)

【9 階 特別学習室】	【2 階 小ホール】	【9 階 第 3 学習室】
10:00～11:40 VLD/DC/SLDM: 物理設計 座長: 密山 幸男 (阪大)	10:00～11:40 RECONF: HPC とアーキテクチャ 座長: 京 昭倫 (NEC)	10:20～11:40 CPSY: 高性能コンピュータシステムⅡ 座長 久我 守弘 (熊本大)
1. クロストークによる遅延変動を考慮した論理シミュレーション ○小林政幸・豊永昌彦・村岡道明(高知大) 2. Increasing Yield Using Partially-Programmable Circuits ○ Shigeru Yamashita (Ritsumeikan Univ.) ・ Hiroaki Yoshida・Masahiro Fujita(Univ. of Tokyo) 3. トランジスタ・アレイ方式に基づくオペアンプのレイアウト設計およびその評価 ○川添亜里沙・藤村 徹・中武繁寿(北九州市大) 4. MOS トランジスタ特性の距離/空間ばらつきにおけるレイアウト構造依存性の解析 ○佐土平裕一・中武繁寿(北九州市大) 5. FPGA 実装を想定した束データ方式による非同期式回路のフロアプラン手法の検討 ○齋藤 寛(会津大), 濱田 尚宏(会津大), 米田 友洋(国立情報学研), 南谷 崇(東大)	1. “FLOPS2D”の設計コンセプト ～ CFD を中心とした浮動小数点カスタム計算機 ～ ○藤田直行(JAXA) 2. 差分法専用計算機のFPGAアレイによる試作実装と性能評価 ○主 陸洲・佐野健太郎・初田義明・山本 悟(東北大) 3. 各種暗号処理に適した2入力LUTアレイ型プログラマブルロジックアーキテクチャの検討 ○中西 愛・石橋宏太・黒川悠一郎・藤野 毅(立命館大) 4. メディア処理に適した動的再構成可能アーキテクチャの検討 ○日向文彦・吉川宜史(東芝) 5. マルチFPGAシステムFLOPS-2Dに向けたパイプライン構築手法の検討 ○森下博和・田舎片健太(慶大)・長名保範(成蹊大)・藤田直行(JAXA)・天野英晴(慶大)	1. スタックスマッシング攻撃の正確な検出方式とその性能制約条件 ○野間翔平・布目 淳・平田博章・柴山 潔(京都工繊大) 2. メッセージ駆動形IPコアインタフェース ～ 任意精度計算機への適用 ～ ○佐々木隆太・中村次男・笠原 宏・冬爪成人(東京電機大) 3. 任意精度計算機アーキテクチャの提案と試作 ～ 命令制御機構について ～ ○戸塚雄太・牧野政道・中村次男・冬爪成人・笠原 宏(東京電機大) 4. 任意精度計算機アーキテクチャの提案と試作 ～ メモリ管理機構について ～ ○牧野政道・戸塚雄太・中村次男・冬爪成人・笠原 宏(東京電機大)
13:25～14:45 VLD/DC/SLDM: テストⅡ 座長: 尾野 年信 (NEC エレクトロニクス)	13:25～14:25 RECONF: 新しいシステムLSIの展望 座長: 名古屋 彰 (岡山大)	
1. テスト圧縮指向ドントケア抽出法 ○若園大洋・細川利典(日大)・吉村正義(九大) 2. RSA 暗号回路の安全なテスト容易化設計 ○早川鉄平・細川利典(日大)・吉村正義(九大) 3. オープン故障の論理固定化による欠陥箇所の特定 ○眞田 克・安富泰輝(高知工科大)・橋田啓二(ルネサスデザイン) 4. 劣化検知テストにおけるパス選択について ○野田光政・梶原誠司・佐藤康夫・宮瀬紘平・温 暁青(九工大)・三浦幸也(首都大東京)	1. 【招待講演】 動的リコンフィギャラブルプロセッサプロジェクト MuCCRA ～ コンフィギャラブル設計環境、省電力化、三次元ワイヤレス接続 ～ ○天野英晴(慶大)	
15:00～16:20 VLD/DC/SLDM: 論理設計 座長: 瀬戸 謙修 (東京都市大)	15:00～16:00 RECONF: アプリケーションとシミュレーション 座長: 堀 洋平 (中大)	
1. オペランドの和を用いた並列乗算器の消費エネルギー評価 ○川島裕崇・高木直史(名大) 2. 設計固有セルライブラリの自動生成手法 ○吉田浩章・藤田昌宏(東大) 3. フレックスマージ: LUT 数削減を目的とした LUT 型FPGA 向け論理最適化手法 ○高田大河・松永裕介(九大) 4. 回路構造を考慮した修正箇所候補抽出に基づく論理診断手法 ○塩木講輔, 渡辺浩介, 岡田匠史, 石原俊郎, 廣瀬哲也, 黒木修隆, 沼 昌宏(神戸大)	1. 3 アドレス QDD マシン用コードの最適アルゴリズムについて ○福山泰介・笹尾 勤・松浦宗寛(九工大) 2. 動的再構成型可変長復号回路の性能評価 ○小椋清孝・三宅 崇・森下賢幸(岡山県立大) 3. H264 エンコーダのコア関数の STP エンジンへの実装 ○高松慶洋・戸井崇雄・天野英晴(慶大)	

