

## 令和2年度 システムLSI設計技術研究会 優秀論文賞 受賞者

DAシンポジウム2020

1. 受賞者: 塩見 準 (京都大学)  
発表研究会: デザインガイア 2019, 令和元年 11 月 14 日  
論文名: 集積ナノフォトニクスに基づく近似並列乗算器を用いた低レイテンシ光ニューラルネットワーク  
著者名: 塩見準 (京都大学), 石原亨 (名古屋大学), 小野寺秀俊 (京都大学), 新家昭彦, 納富雅也 (NTT)  
概要: 光ネットワーク上で、光信号のままニューラルネットワークを実現する光回路を提案する。ニューラルネットワークで重要となる乗算は、光信号による実現に課題があった。本論文では、対数量子化により乗算をビットシフトに置き換えることで、光による乗算を精度の大きな低下なく光速度で効率良く実現する方法を提案する。さらに、波長分割多重により重み係数毎に異なる波長を使用することで乗算器の共有を行い、回路素子数を大幅に削減することに成功した。
2. 受賞者: 天野 英晴 (慶應義塾大学)  
発表研究会: デザインガイア 2019, 令和元年 5 月 15 日  
論文名: ルネサス SOTB65nm 用 Through Chip Interface IP の実機評価  
著者名: 天野英晴, 茅島秀人, 四手井綱章, 小島拓也 (慶應義塾大学)  
概要: チップ間を誘導結合無線通信で接続する TCI(Thru-Chip Interface)の IP および TCI IP を組み込んだプロセッサ、アクセラレータのチップ試作結果を踏まえ、TCI IP を含んだシステムの動作および性能検証に必要なテスト回路を開発し、評価を行った。テスト回路により、TCI IP が動作する送受信電圧、内部転送周波数、連続転送回数の実機評価に成功した。さらに、評価結果の理由として、積層時のボンディング数制限による電源グリッドでの電圧降下の影響について考察している。
3. 受賞者: 米田 友洋 (国立情報学研究所)  
発表研究会: DA シンポジウム 2019, 令和元年 8 月 30 日  
論文名: ポストレイアウトシミュレーションのための SPF ファイル縮小化に関する一考察  
著者名: 米田友洋 (国立情報学研究所)  
概要: レイアウト後のチップレベルの SPICE シミュレーションの高速化、および、省メモリ化技術を提案した。ユーザが観測したい信号線から外部入力まで回路を辿ることに加えて、分岐先の一部も考慮することで、精度を防ぎながら商用寄生 RC 抽出ツールにより得られた SPF(Standard Parasitic Format)ファイル中の不要な寄生 RC 素子の削減に成功した。チップレベルの HSPICE シミュレーションで評価したところ、シミュレーション時間を 30 倍以上短縮でき、使用メモリ量を約 1/7 に抑えることができた。
4. 受賞者: 小高 孔頌 (東京理科大学)  
発表研究会: DA シンポジウム 2019, 令和元年 8 月 29 日  
論文名: 環境変動を打ち消し経年劣化の電圧依存性を観測するリングオシレータの提案  
著者名: 小高孔頌, 岸田亮 (東京理科大学), 小林和淑 (京都工芸繊維大学), 兵庫明 (東京理科大学)  
概要: バイアス温度不安定性(BTI)の電圧依存性の評価には、1000 秒から数万秒の間、MOSFET に電圧ストレスを与える必要があるが、その際、電源電圧や温度の変動などにより、測定値が影響を受ける問題がある。この影響を除去するために、BTI 発生型と抑制型のリングオシレータを同時に測定することで、BTI の電圧依存性を評価する方法を提案し、測定結果を示した。BTI をさらに抑制可能なリングオシレータを提案し、 $V_{gs}$  の低減に有効であることをシミュレーションにより示した。

## 令和2年度 情報処理学会 CS領域奨励賞 受賞者

DAシンポジウム2020

1. 受賞者: 大島 國弘 (京都大学)  
発表研究会: DA シンポジウム 2019, 令和元年 8 月 30 日  
論文名: 有機薄膜トランジスタの実測に基づくバイアス・ストレス劣化の要因とモデル化に関する検討  
著者名: 大島國弘, 齋藤成晃 (京都大学), 新谷道広 (NAIST), 栗原一徳, 小笠原泰弘 (産総研), 佐藤高史 (京都大学)  
概要: 有機トランジスタは, バイアス・ストレスすなわちゲート電界とオン電流により劣化が進むと考えられている。どちらが支配的な要因であるかを特定することは, 劣化メカニズムを理解しバイアス・ストレス劣化をより正確にモデル化する上で重要である。本論文では異なるストレス条件下における実測に基づき, バイアス・ストレスの主要因を特定するとともに, 測定結果に見られる変動パラメータの回復成分を考慮可能なモデル式を提案している。
2. 受賞者: 小島 健太郎 (京都工芸繊維大学)  
発表研究会: DA シンポジウム 2019, 令和元年 8 月 29 日  
論文名: デバイスシミュレーションを用いた FDSOI プロセスにおけるラッチ構造の違いによるソフトエラー耐性の基板電圧依存性の評価  
著者名: 小島健太郎, 古田潤, 小林和淑 (京都工芸繊維大学)  
概要: 集積回路の微細化に伴い, 放射線起因の一時故障であるソフトエラーの顕在化が問題になっている。本論文は, 65-nm FDSOI プロセスにおいて標準的な構造のラッチと高ソフトエラー耐性構造のラッチをデバイスシミュレーションを用いて評価している。ソフトエラーに対する有感領域と, ソフトエラーが発生する放射線エネルギー強度の臨界点を表す臨界 LET を用いて, ラッチ構造と基板電圧がソフトエラー耐性に与える影響を明らかにした。