

## 平成27年度 システムとLSIの設計技術研究会 優秀論文賞 受賞者

DAシンポジウム2015

### 1. 受賞者: Ahmed Awad (東京工業大学)

発表研究会: DA シンポジウム 2014, 平成 26 年 8 月 29 日

論文名: Mask Optimization With Minimal Number of Convolutions Using Intensity Difference Map

著者名: Ahmed Awad, Atsushi Takahashi (Tokyo Institute of Technology), Satoshi Tanaka, Chikaaki Kodama (Toshiba)

193nm の波長を超えた微細加工寸法の継続的な縮小に伴い、パターンの忠実さやプロセスばらつきに対するロバスト性を向上するために、より計算量を要するアルゴリズムが光近接効果補正(OPC: Optical Proximity Correction)のために開発されている。リソグラフィのシミュレーション時間や像の精度はカーネル数に比例しており、OPC の各イタレーションのためのインテンシティマップを生成するためにマスクはカーネルによって叩き込まれる。典型的には、インテンシティマップの精度と計算時間の間にトレードオフの関係があり、計算時間は一つのカーネルのみを用いることによって最小化される。それにもかかわらず、各ピクセルのインテンシティは実際の値よりも小さくなる傾向にあり、精度が十分ではない。しかしながら、緩和されたエッジ配置エラー条件で、マスクが少々変更されたとしても、ピクセルインテンシティのエラーはあまり変わらないことが分かった。それゆえに、本論文では、この知見を採用し、一つのカーネルの場合と複数のカーネルの場合の間の差分を持つインテンシティ差分マップを作成することにより、インテンシティエラーを緩和した。実験により、提案アルゴリズムが短い計算時間で複数のカーネルを用いた場合とほぼ同等のマスクを得ることができることが分かった。本論文は、マスク作成技術に大きな指針を与える価値の高い論文である。

### 2. 受賞者: 佐川 善彦(京都大学)

発表研究会: 第 166 回システムと LSI の設計技術研究会, 平成 26 年 5 月 29 日

論文名: 低電圧起動回路を用いた省電力チップ間非接触通信回路

著者名: 佐川 善彦、廣本 正之、佐藤 高史(京都大)、越智 裕之(立命館大)

電力制約が大きい恒久保存チップ間の非接触通信の課題として、通信距離の短さ挙げられる。そこで比較的長距離の通信距離が得られる手法として電磁波を用いた手法が注目されているが、他の手法に比べ消費電力が比較的大きくなる問題がある。例としてインバータを用いた増幅回路は簡単な回路で設計が可能であるが、常に動作点バイアスを保持しなければならず、貫通電流が常に流れることで消費電力が大きくなる問題がある。そこで本研究では、通信必要時のみ動作点バイアスを生成するプリチャージ機構を持つ受信回路とそのプリチャージ信号を生成する起動回路を提案する。シミュレーションにおいて 1mm の通信距離を確認し、プリチャージ機構を持たない非接触通信回路の平均消費電力を、通信時には約 2 分の 1、待機時には 4 桁削減できることを示した。本論文は、恒久保存チップ技術に大きな指針を与える価値の高い論文である。

### 3. 受賞者: 田村 直之(神戸大学)

発表研究会: DA シンポジウム 2014, 平成 26 年 8 月 29 日

論文名: SAT 型制約ソルバーを用いたナンバーリンクの解法

著者名: 田村 直之、宋 剛秀、番原 睦則(神戸大)、鍋島 英知(山梨大)

制約充足問題 (CSP) は与えられた制約を満たす解を探索する問題であり、多くの組合せ問題は CSP として定式化できる。SAT 型制約ソルバーは、CSP を命題論理の充足可能性判定問題 (SAT) に符号化し、SAT ソルバーを用いて探索することにより、CSP の解を求めるプログラムである。ここでは、国際的な競技会で優秀な成績を収めている制約ソルバー Sugar および SAT ソルバー GlueMiniSat を用い、SAT 型制約ソルバーでナンバーリンク問題の高速な求解が可能であることを示す。また、制約記述には Scala 上の制約プログラミングシステムである Copris を用いる。これにより、提案するシステムは高い拡張性も実現している。本論文は、ナンバーリンクを題材として、SAT 型制約ソルバーの有効性を示すものであり、価値の高い論文である。

#### 4. 受賞者: 藤田 昌宏(東京大学)

発表研究会: 第 168 回システムと LSI の設計技術研究会, 平成 26 年 11 月 27 日

論文名: 複数故障モデルに対する多重故障テストパターン生成

著者名: 藤田 昌宏(東京大学)、ミシュチェンコ アラン(カリフォルニア大学バークレー校)

縮退故障やトグル故障など、複数の故障モデルに対して、冗長故障を除く全ての多重故障を検出するテストパターン生成手法の提案とそれを ISCAS89 ベンチマーク回路に適用した初期結果について報告する。縮退故障などの標準的な故障だけでなく、故障の結果実現される論理関数を定義することで、機能故障などユーザ自身が定義した故障に対しでも、多重故障に対するテストパターンを生成することができる。十分な時間が与えられれば、提案手法により、標準故障やカスタム故障を自由に組合せた多重故障に対する完全なテストパターンを生成することができる。多重故障の組合せは回路規模に対して指数的に増大するが、インクリメンタルな SAT (論理式充足可能性判定) 問題として定式化し、テストパターンを 1 つずつ順次生成することができる。つまり、必要なテストパターン数が膨大にならない限り、提案手法が完全なテストパターンを生成できる。提案手法を実装し、ISCAS89 ベンチマーク回路で実験を行った。これまでの結果では、完全なテストに必要なテストパターン数が単一故障と比較してもそれほど大きくなり、最大数万ゲート規模の回路に対して、種々の故障モデル下の多重故障に対する完全なテストパターンが生成できている。また提案手法ではユーザ定義のカスタムな故障モデルでは任意の機能故障が扱えるため、論理合成における回路最適化にも応用することができる。本研究は、多重故障モデルに基づくテスト生成の可能性を示すものであり、価値の高い論文である。

### 平成27年度 情報処理学会 CS領域奨励賞 受賞者

DAシンポジウム2015

#### 1. 受賞者: 伊藤 直也(関西学院大学(発表時))

発表研究会: DA シンポジウム 2014, 平成 26 年 8 月 28 日

論文名: 外部割込みのハンドラを含むプログラムからの高位合成

著者名: 伊藤 直也、石浦 菜岐佐(関西学院大)、富山 宏之(立命館大)、神原 弘之(京都高度技術研究所)

本論文では、外部割り込み処理が記述された機械語プログラムを入力としてハードウェアを合成する手法を提案した。本手法では、CPU が割り込み処理に用いるシステム制御コプロセッサを演算器の一つとして利用する。機械語プログラム中のコプロセッサレジスタへのアクセス命令、割り込みからの復帰命令、およびシステムコール命令を合成の対象とし、コプロセッサにバインディングする。実験により、CPU の約 1.1 倍の回路規模の増大で、約 1.6 倍の高速化を達成することが確認された。本論文は、今後の高位合成技術に大きな指針を与える価値の高い論文である。

#### 2. 受賞者: 橋本 淳史(関西学院大学(発表時))

発表研究会: 第 169 回システムと LSI の設計技術研究会, 平成 26 年 1 月 30 日

論文名: ランダムテストによる C コンパイラの算術最適化機会の検出

著者名: 橋本 淳史、石浦 菜岐佐(関西学院大)

本論文は C コンパイラの算術最適化の性能の向上を目的とし、ランダムテストによる最適化機会の検出手法を提案した。本手法では、ランダムに生成した C プログラムと、これに C 言語レベルで算術最適化を施したプログラムをそれぞれコンパイルし、生成されたアセンブリコードを比較することによって、コンパイラが最適化を行っているかどうかをテストする。また、volatile 変数に異なる初期値を与えた 2 つの C プログラムから生成されるアセンブリコードを比較することにより、volatile 変数に関する最適化が意図通り行われているかどうかのテストを行う。本手法に基づくランダムテストシステムの実装を行った結果、GCC 等で最適化の改良の機会を検出できた。本論文は、今後の言語処理系に大きな指針を与える価値の高い論文である。