

1. 受賞者: 蜂屋 孝太郎 (NECエレクトロニクス)

論文名: 90nm/GHzクロックノードでのインダクタンス考慮設計の実際

共著者:

発表研究会: DAシンポジウム2003

論文概要:

本論文では、GHz 級のクロックで動作する ASIC 向けの、インダクタンス考慮設計の現状について述べられている。現時点での商用の CAD ツールのほとんどがインダクタンスを考慮できないため、インダクタンスを考慮すべき部分を限定して、特殊な設計フローを用いる手法を提案している。とくに、クロック分配と電源分配の設計に対してインダクタンスを考慮し、解析と検証ができる環境を示している。

2. 受賞者: 飯島 正章 (神戸大学)

論文名: 先見型動的ボディ制御によるSOI LSIの高速化手法

共著者: 藤田 克也, 福岡 一樹, 沼 昌宏, 山本 啓輔 (神戸大), 高田 賢吾 (三菱電機)

発表研究会: DAシンポジウム2003

論文概要:

本論文では、SiO₂ 層によって、シリコン基板とトランジスタ層が絶縁分離された SOI デバイスの特徴を生かし、トランジスタのボディ電圧を動的に制御することで回路性能を向上させる手法について示されている。本手法では、1 ステージ前の先見信号や入力信号の到達時間の差異に着目し、ボディ電位を信号の伝搬直前に変動させる。これで高速動作時のボディ電位追従性を向上させ、SOI の高速動作を達成している。

3. 受賞者: 夏目 貴将 (豊橋技科大)

論文名: エンジン制御システムの HW/SW コデザイン

共著者: 飯山 真一、本田 晋也(豊橋技科大)、 富山 宏之、高田 広章 (名古屋大)

発表研究会: 112 回研究会 (デザインガイア、2003年11月28日)

論文概要:

本論文では、自動車のエンジン制御システムに対するハードウェア/ソフトウェアコデザイン手法の適用について述べている。制御システムの解析により、ハードウェア化するべき部分としてマップ処理を抽出し、高速化を達成すると同時に、コシミュレーション手法による評価を示している。高速なプロセッサが使われることが少ない組み込み応用でのコデザイン手法の適用であることと、信頼性が非常に重要である応用でコデザインの適用をしている。

4. 受賞者: 山崎 信行 (慶大)

論文名: Responsive Multithreaded Processor の全体設計

共著者:

発表研究会: 114 回 研究会 (2004 年 3 月 18 日)

論文概要:

本論文では、分散リアルタイム処理用の Responsive Multithreaded Processor における命令供給機構について述べられている。8 スレッドを同時実行できる Simultaneous Multithreading (SMT) アーキテクチャに基づきながら、スレッドの処理に優先順位を導入することで、リアルタイム応用にも対応できるようにしている。同時処理できる 8 スレッドとは別に、内部に 32 スレッド分のキャッシュを有し、40 スレッドまでは高速にコンテキストスイッチができる。